

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-177765

(43)Date of publication of application : 29.06.2001

(51)Int.Cl.

H04N 5/335

H01L 27/146

(21)Application number : 2000-306442

(71)Applicant : CANON INC

(22)Date of filing : 05.10.2000

(72)Inventor : KOIZUMI TORU

(30)Priority

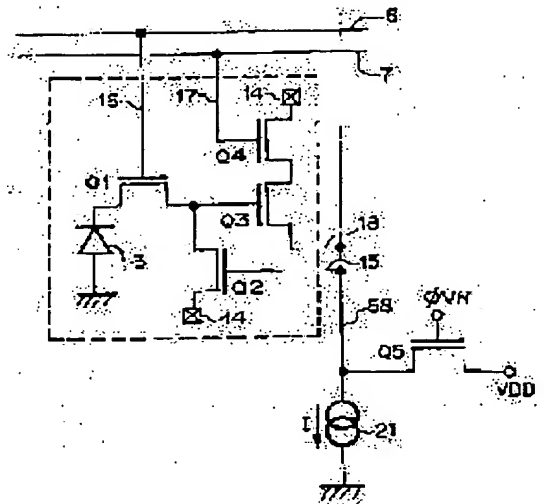
Priority number : 11284463 Priority date : 05.10.1999 Priority country : JP

(54) SOLID-STATE IMAGE PICKUP DEVICE AND IMAGE PICKUP SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the number of wires.

SOLUTION: In a solid-state image pickup device that is provided with at least one unit cell having a photoelectric conversion section 3, an amplifier means Q3 that amplifies a signal generated in the photoelectric conversion section, a transfer means Q1 that transfers the signal to the amplifier means, a reset means Q2 that resets an input terminal of the amplifier means, and a selection means Q4 that selects the amplifier means to output the signal to a signal output line, at least two of a selection control line 7 used to control the selection means in the unit cell or between two unit cells operated in time series or between two adjacent unit cells, a transfer control line 6 used to control the transfer means, a reset control line to control the reset means, and the signal output line are configured by one common line (in this embodiment, the reset control line and the signal output line are configured with the common line 58).



LEGAL STATUS

[Date of request for examination]

23.02.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3501743

[Date of registration]

12.12.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-177765
(P2001-177765A)

(43) 公開日 平成13年6月29日 (2001.6.29)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
H 0 4 N 5/335		H 0 4 N 5/335	E
H 0 1 L 27/146		H 0 1 L 27/14	A

審査請求 有 請求項の数13 O L (全 17 頁) 最終頁に続く

(21) 出願番号 特願2000-306442(P2000-306442)
(22) 出願日 平成12年10月5日(2000.10.5)
(31) 優先権主張番号 特願平11-284463
(32) 優先日 平成11年10月5日(1999.10.5)
(33) 優先権主張国 日本(J P)

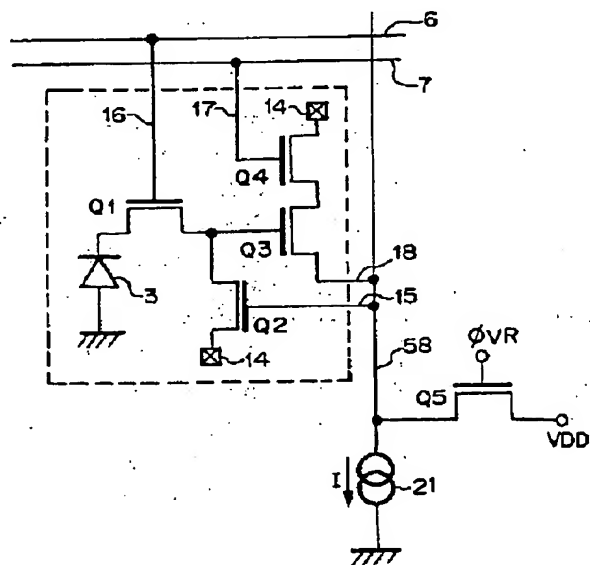
(71) 出願人 000001007
キヤノン株式会社
東京都大田区下丸子3丁目30番2号
(72) 発明者 小泉 徹
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
(74) 代理人 100065385
弁理士 山下 義平

(54) 【発明の名称】 固体撮像装置および撮像システム

(57) 【要約】

【課題】 配線数を低減する。

【解決手段】 光電変換部3と、光電変換部で発生した信号を増幅する増幅手段Q3と、増幅手段に信号を転送する転送手段Q1と、増幅手段の入力端子をリセットするリセット手段Q2と、増幅手段を選択して信号を信号出力線に出力する選択手段Q4と、を有する単位セルを少なくとも一つ具備する固体撮像装置において、単位セル内、又は時系列的に動作する二つの単位セル間、或いは隣接する二つの単位セル間で、選択手段を制御する選択制御線7と、転送手段を制御する転送制御線6と、リセット手段を制御するリセット制御線と、信号出力線のうち、少なくとも2つが一つの共通線にて構成されている(ここでは、リセット制御線と信号出力線とが共通線58で構成されている。))。



【特許請求の範囲】

【請求項1】 光電変換部と、該光電変換部で発生した信号を増幅する増幅手段と、該増幅手段に前記信号を転送する転送手段と、前記増幅手段の入力端子をリセットするリセット手段と、前記増幅手段を選択して信号を信号出力線に出力する選択手段と、を有する単位セルを少なくとも一つ具備する固体撮像装置において、単位セル内、又は時系列的に動作する二つの単位セル間、或いは隣接する二つの単位セル間で、前記選択手段を制御する選択制御線と、前記転送手段を制御する転送制御線と、前記リセット手段を制御するリセット制御線と、前記信号出力線のうち、少なくとも2つが一つの共通線にて構成されていることを特徴とする固体撮像装置。

【請求項2】 請求項1に記載の固体撮像装置において、前記リセット制御線と前記信号出力線とが前記共通線にて構成されていることを特徴とする固体撮像装置。

【請求項3】 請求項1に記載の固体撮像装置において、前記転送制御線と前記信号出力線とが前記共通線にて構成されていることを特徴とする固体撮像装置。

【請求項4】 請求項1に記載の固体撮像装置において、前記転送制御線と前記選択制御線とが前記共通線にて構成されていることを特徴とする固体撮像装置。

【請求項5】 請求項1に記載の固体撮像装置において、前記転送制御線と前記リセット制御線とが前記共通線にて構成されていることを特徴とする固体撮像装置。

【請求項6】 請求項1に記載の固体撮像装置において、前記選択制御線と前記リセット制御線とが前記共通線にて構成されていることを特徴とする固体撮像装置。

【請求項7】 請求項1に記載の固体撮像装置において、前記リセット制御線と前記信号出力線とが第1の共通線にて構成されており、前記転送制御線と前記選択制御線とが第2の共通線にて構成されていることを特徴とする固体撮像装置。

【請求項8】 請求項1に記載の固体撮像装置において、前記リセット制御線と前記信号出力線とが前記共通線にて構成されており、前記共通線には、前記リセット手段をオンさせるに十分なオン電圧を与えるためのスイッチが設けられていることを特徴とする固体撮像装置。

【請求項9】 請求項1に記載の固体撮像装置において、前記選択手段をオンしている期間に、前記信号出力線からノイズ信号と光信号とを読み出すことを特徴とする固体撮像装置。

【請求項10】 請求項1に記載の固体撮像装置において、前記単位セルは、2次元行列状に配列されていることを特徴とする固体撮像装置。

【請求項11】 請求項1に記載の固体撮像装置において、前記単位セルは、2次元行列状に配列され、隣接する2つの単位セル間に電源線が配されていることを特徴

とする固体撮像装置。

【請求項12】 請求項1に記載の固体撮像装置において、前記光電変換部と、前記増幅手段と、前記転送手段と、前記リセット手段と、前記選択手段は、全て同一導電型の素子であることを特徴とする固体撮像装置。

【請求項13】 請求項1～12のいずれかの請求項に記載の固体撮像装置と、該固体撮像装置へ光を結像する光学系と、該固体撮像装置からの出力信号を処理する信号処理回路とを有することを特徴とする撮像システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は固体撮像装置及び撮像システムに係わり、詳しくは画素毎に信号増幅手段を有する固体撮像装置及び撮像システムに関する。

【0002】

【従来の技術】 固体撮像装置の代表的なものには、ホトダイオードおよびCCDシフトレジスタからなるCCDイメージセンサと、ホトダイオードおよびMOSトランジスタからなるAPS (Active Pixel Sensor) と呼ばれるものがある。

【0003】 APSは、1画素毎にホトダイオード、MOSスイッチ、ホトダイオードからの信号を増幅するための増幅回路などを含み、「XYアドレッシング」や「センサと信号処理回路の1チップ化」などが可能といった多くのメリットを有している。

【0004】 更にAPSは、近年、MOSトランジスタの微細化技術の向上と「センサと信号処理回路の1チップ化」や「低消費電力化」などの要求の高まりから、注目を集めている。

【0005】 図28は、従来のエリアイメージセンサを構成する固体撮像装置の回路図である。

【0006】 1画素に対応する単位セル1は、ホトダイオード3、転送スイッチQ1、リセットスイッチQ2、増幅手段Q3、選択スイッチQ4を有する。

【0007】 光信号を出力するための電極及び配線としては、単位セルを選択するための電極17及び選択制御線(選択スイッチ線)7、光電変換部となるホトダイオード3から増幅手段の入力端子へ電荷を転送するための電極16及び転送制御線(転送スイッチ線)64、増幅手段の入力端子をリセットするための電極15及びリセット制御線(リセットスイッチ線)5、信号を出力するための電極18及び信号出力線8、がある。4は、増幅手段やリセットスイッチに基準電圧を与えるための電源線である。

【0008】 このうち、電源線4を除くと、3つの配線5、6、7が行方向に配置され、列方向に信号出力線8が配されている。一般的には、これらの配線が開口率を下げないように、製造プロセス上可能な最小の配線間隔および最小線幅で配置される。

【0009】 例えば、その配線の長さは、対角16.9

10

20

30

40

50

3mm (2/3インチ)、画素数200万画素のセンサにおいては、1行あたりの配線長は10mmにもなる。そして行数は約1000行であることから、制御線の総延長は10mにもなる。

【0010】

【発明が解決しようとする課題】しかしながら、APSはCCDイメージセンサに比べ1画素内(1単位セル内)の素子数が多いこと、近年のセンサの大判化などから、チップサイズが大きくなっていること等から、配線に関する製造歩留低下が生じ易い。

【0011】

【課題を解決するための手段】本発明の目的は、従来の固体撮像装置より配線数を低減することが可能な固体撮像装置及び固体撮像システムを提供することにある。

【0012】本発明は、光電変換部と、該光電変換部で発生した信号を増幅する増幅手段と、該増幅手段に前記信号を転送する転送手段と、前記増幅手段の入力端子をリセットするリセット手段と、前記増幅手段を選択して信号を信号出力線に出力する選択手段と、を有する単位セルを少なくとも一つ具備する固体撮像装置において、単位セル内、又は時系列的に動作する二つの単位セル間、或いは隣接する二つの単位セル間で、前記選択手段を制御する選択制御線と、前記転送手段を制御する転送制御線と、前記リセット手段を制御するリセット制御線と、前記信号出力線のうち、少なくとも二つが一つの共通線にて構成されていることを特徴とする。

【0013】

【発明の実施の形態】図28及び図29～図32を参照して、固体撮像装置の動作について詳細に説明する。

【0014】図29は、単位セルを2次元行列状に配置した固体撮像装置における読み出し回路の回路図、図30は、この固体撮像装置に用いられる駆動パルスの駆動タイミング図である。

【0015】図29において、信号出力線8には、スイッチ22によりノイズ信号を保持することができる保持容量23と、スイッチ24により光信号を含む信号(これは純粋な光信号に加えてノイズ信号をも含んでいるので、以下「ノイズ信号を含む光信号」と呼ぶことにする)を保持することができる保持容量25とを有する信号保持手段が設けられている。これらの2種の信号は、水平走査回路26により、水平の共通出力線27、28に別々に読み出される。そして、差動アンプ29を用いて、光信号からノイズ信号を減算することにより、ノイズ成分が除去された光信号を得ることができる。

【0016】図30を用い固体撮像装置の動作(読み出し方式)の詳細な説明を行う。以下の説明では、単位セルで発生するもっとも大きなノイズである、信号増幅部のオフセット(OFFSET)ノイズおよびリセットをする際に発生する熱ノイズを除去する場合について説明する。

【0017】一般に、増幅トランジスタQ3の閾値バラツキに起因するオフセットノイズは数十から数百mV程度であり、熱ノイズ(\sqrt{kTC} ノイズ)は、1mV程度である。

【0018】信号を読み出すためには、図30に示すように、少なくとも期間A2から期間D2で行われる動作を行う。 $\phi 15$ はリセットスイッチ線5を介して、それに接続された電極15に印加される制御パルスを、 $\phi 17$ は選択スイッチ線7を介して、それに接続された電極17に印加される制御パルスを、 $\phi 16$ はリセットスイッチ線6を介して、それに接続された電極16に印加される制御パルスを、 $\phi 22$ はスイッチ22の制御パルスを、 $\phi 24$ はスイッチ24の制御パルスを、それぞれ示している。

【0019】図中の期間A2において、リセットスイッチ線5をハイレベルとしてリセットスイッチQ2をオンして、ソースフォロアを構成する増幅手段である増幅トランジスタQ3の入力端子のリセットを行う。

【0020】次に期間B2において、スイッチ22をオンそしてオフし、リセットのノイズ信号を、ノイズ信号用の保持容量23に保持する。図28のように単位セルの出力部としてソースフォロアを用いた場合は、トランジスタQ3の閾値バラツキに起因するオフセットノイズと、トランジスタQ3の入力部をリセットスイッチQ2によりリセットした際に発生する熱ノイズ(\sqrt{kTC} ノイズ)とが保持容量23に保持される。

【0021】期間C2において、電荷転送スイッチQ1をオンそしてオフし、ホットダイオード3から増幅トランジスタQ3の入力部に光により発生したホットダイオード内の電荷を転送し、前述のノイズ信号に、光により発生したホットダイオード内の電荷を加える。

【0022】期間D2において、スイッチ24をオンそしてオフして、前記期間C2により生成したノイズ信号を含む光信号の出力を光信号用の保持容量25に保持する。

【0023】上記動作が終了したのち、ノイズ信号およびノイズ信号を含む光信号を水平走査回路26により、水平の共通出力線27、27に読み出し、差動アンプ706を用いノイズ信号成分を除去する。こうして、出力端子30からノイズ信号成分が除去された光信号を取り出すことができる。

【0024】図31は、上述した固体撮像装置に用いられる別の駆動タイミング図であり、この動作(読み出し方式)では、予めリセット(期間A3)したのちに、転送動作(期間C3)を行い、ノイズ信号を含む光信号を保持容量25に保持(期間B3)した後、ソースフォロワの入力端子をリセットし(期間A3)、そのノイズ信号を保持容量23に保持し(期間D3)、両者の差分をとる。

【0025】この場合は、増幅MOSトランジスタQ3をリセットした際に発生する熱ノイズの除去はできない

ものの、数十から数百mVと大きな増幅トランジスタQ3の閾値バラツキに起因するオフセットノイズは除去することができる。

【0026】なお、本発明は、以上説明した読み出し方式に限定されるものではない。

【0027】そして、本発明者は、各期間において、各制御線がどのような状態になければならないかを分析した。その結果を図32に示す。

【0028】図32において、「—」は任意の状態で構わないことを示している。また「OFF*」は、ソースフォロワの入力端子の電圧が比較的高いことから、0voltである必要はないことを意味している。

【0029】本発明者らは、これから重要な知見を得たので、例を挙げて説明する。

【0030】読み出しの終了した1行前の画素は蓄積期間中にある。従って、転送スイッチ線はオフであるべきである。しかしながら、固体撮像システムが多様化し、ローリングシャッター方式やプログレッシブスキャン方式など様々な駆動方法にシステムが対応しつつある。さらに、汎用となっている33万画素クラスのイメージセンサにおいても、その行数が500行あり、多画素化によりその行数がより増える方向にある。

【0031】以上の観点から、仮に1行前の転送スイッチがオンしても、蓄積時間としては1行分短くなるものの、その時間は全体の1/500となり感度が99.8%に減少するにとどまる。即ち、n-1行の単位セルの転送スイッチは、n行の単位セルの転送スイッチ線以外の制御線と共有化が可能である。

【0032】このような観点から図32を分析した結果、各期間での各制御線の状態が両立する制御線が明らかとなる。すなわち、以下の配線を単位セル内、又は時系列的に、或いは隣接する2つの単位セル間で配線の共有化が可能である。

- (1) リセットスイッチ線と信号出力線の共有化
- (2) n行選択スイッチ線とn-1行リセットスイッチ線
- (3) n行選択スイッチ線とn-1行転送スイッチ線
- (4) n行リセットスイッチ線とn-1行転送スイッチ線

また、デジタルカメラにおいては、機械式シャッターなども利用され、蓄積時間は転送スイッチの開閉ではなく、機械式シャッターの開閉により規定される。

【0033】このような場合においては、図31の読み出し方法と兼用すれば、

- (3') 上記n行選択スイッチ線とn+1行転送スイッチ線、
- (4') n行リセットスイッチ線とn+1行転送スイッチ線の共有化もできる。更には、
- (5) 信号出力線と転送スイッチ線の共有化も可能となる。

【0034】このように配線の共有化を行えば、一本の共通線が、前述した複数の制御線の働きを担うので、固体撮像装置の配線数を減らすことができ、また設計マージンも緩くすることができ、大幅に配線に関する製造歩留まりを改善することができる。

【0035】以下、本発明の実施形態について説明する。

(実施形態1) 図1は本実施形態による固体撮像装置の1単位セルに関する基本的な回路図であり、図2はその基本的な動作を説明するための駆動タイミング図である。

【0036】本実施形態では、符号58に示すように信号出力線とリセットスイッチ線を共有にしている。

【0037】1画素に対応する単位セル1は、少なくとも、光電変換部としてのホトダイオード3、転送手段としての転送スイッチQ1、リセット手段としてのリセットスイッチQ2、増幅手段Q3、選択手段としてのスイッチQ4を有する。

【0038】光信号を出力するための電極及び配線としては、単位セルを選択するための電極17及び選択制御線(選択スイッチ線)7と、光電変換部となるホトダイオード3から増幅手段の入力端子へ電荷を転送するための電極16及び転送制御線(転送スイッチ線)6と、を有している。

【0039】更には、増幅手段の入力端子をリセットするための電極15と信号を出力するための電極18とは、共通線58に共に接続されており、この共通線58がリセット制御線(リセットスイッチ線)及び信号出力線として働く。

【0040】14は、基準電圧を与えるための電極であり、不図示の電源線に接続され、基準電圧の供給を受ける。リセットスイッチQ2に供給されるリセット用基準電圧と、増幅手段Q3に供給される増幅用の基準電圧とを互いに異ならしめることもできる。

【0041】スイッチQ5は、リセットスイッチQ2をオンするための制御パルスを与えるスイッチであり、リセットスイッチのゲートに、それをオンさせるに十分な閾値以上の電圧(オン電圧)を基準電圧源VDDから与える。21は負荷としての定電流源でありミラー回路などからなるが、抵抗やトランジスタなどからなる負荷であってもよい。

【0042】この固体撮像装置の動作の概要は以下の通りである。

【0043】図2の期間A1では、ソースフォロワを構成する増幅用トランジスタQ3の入力端子をリセットするために、制御パルスφVRによりスイッチQ5をオンし、信号出力線58にハイレベルの電圧を印加する。この時、リセットスイッチQ2のゲート電極15は信号出力線58に接続されているので、ソースフォロワの入力端子はオン状態となったリセットスイッチQ2を介し

セット電圧にリセットされる。信号出力線 58 に接続される全画素が一括でリセットされるが、転送スイッチ Q1 がオフしているため障害はない。

【0044】次に、リセットノイズなどのノイズ信号を読み出すために、制御パルス ϕ_{VR} によりスイッチ Q5 をオフにする。さらに、制御パルス ϕ_{17} により選択スイッチ線 7 にハイレベルの電圧を印加し、選択スイッチ Q4 をオンする。この結果、信号出力線 58 は、ソースフォロワの定電流負荷 21 により、低い電圧に引き下げられる。このとき、ソースフォロワが動作し、信号出力線 58 に現れる電圧は、リセット電圧から閾値電圧分程低下した電圧になる。制御パルス ϕ_{22} によりスイッチ 22 をオンしてからオフして、この出力電圧を図 29 に示したようなノイズ信号用の保持容量に書き込む（期間 B1）。この時、リセットスイッチ Q2 のゲート電圧は、リセットスイッチ Q2 のソース電圧より閾値電圧分低くなり、リセットスイッチ Q2 はオフになる。

【0045】期間 C1 では、制御パルス ϕ_{16} により転送スイッチ Q1 を開閉し、ソースフォロワの入力端子にホトダイオード 3 内の電荷を転送した。このとき信号出力線 58 の電圧は、電荷量に応じて下がる。この時点でも、リセットスイッチ Q2 はオフ状態にある。

【0046】期間 D1 で、制御パルス ϕ_{24} によりスイッチ 24 をオンしてからオフして、光信号を含んだ出力を光信号用の保持容量に書き込む。

【0047】再び、ソースフォロワの入力端子をリセットするために、制御パルス ϕ_{VR} によりスイッチ Q5 を ON して、出力信号線 58 の電圧をリセットスイッチ Q2 がオンする電圧にまで高める。

【0048】その後、水平走査回路により、各保持容量に書き込まれた信号を水平出力線に読み出し、差動アンプを用い、両者の差分をとる。こうすれば、従来と同等の低ノイズの信号を得ることができる。

【0049】図 3 は、上述した構成の単位セルを 2 行 2 列に配列した固体撮像装置の回路図である。ここで 100 は水平走査回路などを含む周辺回路、101 は垂直走査回路などを含む周辺回路である。図 4 は、図 3 の符号 100 で示した周辺回路の回路図である。図 5 は、2 行分の単位セルの駆動タイミング図である。

【0050】図 5 の期間 A1 では、制御パルス ϕ_{VR} によりスイッチ Q5 をオンし、信号出力線 58 にハイレベルの電圧を印加する。こうして、全ての単位セルのソースフォロワの入力端子はリセットスイッチ Q2 を介しリセット電圧にリセットされる。

【0051】次に、制御パルス ϕ_{VR} によりスイッチ Q5 をオフにする。さらに、制御パルス ϕ_{S1} により先の行の選択スイッチ線 7 にハイレベルの電圧を印加し、先の行の選択スイッチ Q4 をオンする。制御パルス ϕ_{22} により全列のスイッチ S2 をオン・オフして、この出力電圧をノイズ信号用の保持容量 23 に書き込む（期間 B1）。

この時、リセットスイッチ Q2 のゲート電圧はリセットスイッチ Q2 のソース電圧より閾値電圧分低くなり、リセットスイッチ Q2 はオフすることになる。

【0052】期間 C1 では、先の行の転送スイッチ線 6 に供給される制御パルス ϕ_{TX1} により、先の行の転送スイッチ Q1 を開閉し、ソースフォロワの入力端子にホトダイオード 3 内の電荷を転送する。このとき信号出力線 58 の電圧は電荷量に応じて下がるが、リセットスイッチ Q2 はオフ状態にある。

【0053】期間 D1 で、制御パルス ϕ_{24} によりスイッチ S1 をオン・オフして、ノイズ信号成分を含む光信号出力を光信号用の保持容量 25 に書き込む。

【0054】次の行の選択のために再び、制御パルス ϕ_{VR} によりスイッチ Q5 をオンして、リセットスイッチ Q2 をオンさせる。

【0055】その後は、前述したものと同様の動作で、次の行の各単位セルから 2 種の信号を読み出す動作を行う。

【0056】次の行の選択動作期間中、或いは先の行の選択期間と次の行の選択期間との間に、各保持容量 23、25 に書き込まれた先の行の各単位セルからの信号は、水平走査回路 26 により、水平出力線 27、28 に読み出し、差動アンプ 29 を用い、両者の差分をとって出力される。こうすれば、従来と同等の低ノイズの信号を得ることができる。

【0057】本実施形態の回路構成を採用することにより、従来では配線に関する歩留まりが約 50% であったものが、約 70% に上昇することが見込まれる。

（実施形態 2）図 6 は本実施形態の固体撮像装置における 2 つの単位セルの回路図、図 7 はその駆動タイミング図、図 8 は単位セルを行列状に配した固体撮像装置の 2 行 2 列分の回路図である。

【0058】本実施形態は n 行目のリセットスイッチ線と $n-1$ 行目の選択スイッチ線を共通にしたものである。図 6 において、57 は隣接する 2 行の単位セル間で共通化された配線（共通線）を示す。Q1(n)、Q2(n)、Q3(n)、Q4(n) は、それぞれ n 行の単位セルの転送スイッチ、リセットスイッチ、増幅トランジスタ、選択スイッチを示し、Q1(n-1)、Q2(n-1)、Q3(n-1)、Q4(n-1) は、それぞれ $n-1$ 行の単位セルの転送スイッチ、リセットスイッチ、増幅トランジスタ、選択スイッチを示している。

【0059】動作は次のとおりである。

【0060】 $n-1$ 行目の単位セルがリセットされた後、 $n-1$ 行目の選択スイッチ線 57 に制御パルス ϕ_{S1} を供給し、選択スイッチ Q4(n-1) をオンする。制御パルス ϕ_{22} を信号出力線のスイッチ 22 に供給して、ノイズ信号を容量 23 に蓄積する。制御パルス ϕ_{TX1} を $n-1$ 行目の転送スイッチ線 6 に入力して、転送スイッチ Q1(n-1) をオンし、光信号を転送する。制御パルス ϕ_{24} を

スイッチ24に供給して、光信号とノイズ信号を含む信号を容量25に読み出す。こうして、 $n-1$ 行目の単位セルから読み出しを行う。

【0061】 $n-1$ 行目の選択時には、 n 行目の単位セルのソースフォロワの入力端子をリセットする制御パルス $\phi S1$ が供給されるので、これにより、スイッチQ2(n)はオンし、ソースフォロワの入力端子がリセットスイッチQ2(n)を介してリセット電圧にリセットされる。

【0062】また、先の行の選択期間中リセットスイッチがオンになるので、蓄積期間中リセットスイッチをオンにし続けた場合は、ソースフォロワの電流源が活性となる。画素数が多い場合は定電流値 \times 列数の電流が常に流れることになるので、電流源と信号出力線8との間に不図示のスイッチを介在させるとよい。

【0063】 n 行目の単位セルのノイズ信号を読み出すために、 n 行目の画素のリセットスイッチQ2(n)をオフにした。

【0064】次に、制御パルス $\phi S2$ により n 行目の選択スイッチ線57がハイレベルとなり選択スイッチQ4(n)が開く。そうするとソースフォロワが動作し、信号出力線8は、リセット電圧から約閾値電圧分低い電圧になる。スイッチ22を開閉して、この出力電圧をノイズ用の保持容量23に書き込む。この時、 $n+1$ 行目のリセットスイッチQ2($n+1$)がONするが、 $n+1$ 行目の選択スイッチQ4($n+1$)をオフにしておけば、出力値に何ら悪影響を与えない。

【0065】そして、制御パルス $\phi TX2$ により n 行目の単位セルの転送スイッチQ1(n)を開閉し、ソースフォロワの入力端子にホトダイオード内の電荷を転送した。

【0066】スイッチS1をオンしてノイズ信号も含む光信号を光信号用の保持容量25に書き込む。

【0067】周辺回路100の構成やそこにおける動作は図4や図29と同じであるので、ここでは説明を省略する。

【0068】従来配線に関する歩留まりが約50%であるのに対して、本実施の形態によれば、約72%に上昇すると見込まれる。

(実施形態3) 図9は本実施形態の固体撮像装置における2つの単位セルの回路図、図10はその駆動タイミング図、図11は単位セルを行列状に配した固体撮像装置の2行2列分の回路図である。

【0069】本実施形態は、 n 行目のリセットスイッチ線と $n-1$ 行目の転送スイッチ線を共通にしたものである。図9、図11において、56は隣接する2つの行の間で共通化された配線(共通線)を示す。

【0070】Q1(n)、Q2(n)、Q3(n)、Q4(n)は、それぞれ n 行の単位セルの転送スイッチ、リセットスイッチ、増幅トランジスタ、選択スイッチを示し、Q1($n-1$)、Q2($n-1$)、Q3($n-1$)、Q4($n-1$)は、それぞれ($n-1$)行の単位セルの転送スイッチ、リセットスイッチ、

増幅トランジスタ、選択スイッチを示している。

【0071】動作は次のとおりである。

【0072】 $n-1$ 行目の単位セルがリセットされた後、 $n-1$ 行目の選択スイッチ線7に制御パルス $\phi S1$ を供給し、選択スイッチQ4($n-1$)をオンする。制御パルス $\phi S2$ を信号出力線のスイッチ22に供給して、ノイズ信号を容量23に蓄積する。制御パルス $\phi TX1$ を $n-1$ 行目の制御共通線56に入力して、転送スイッチQ1($n-1$)をオンし、光信号を転送する。制御パルス $\phi S2$ をスイッチ24に供給して、ノイズ信号を含む光信号を容量25に読み出す。こうして、 $n-1$ 行目の単位セルから読み出しを行う。

【0073】 $n-1$ 行目の転送時には、 n 行目の単位セルのソースフォロワの入力端子をリセットする制御パルス $\phi TX1$ が供給されるので、これにより、スイッチQ2(n)はオンし、ソースフォロワの入力端子がリセットスイッチQ2(n)を介してリセット電圧にリセットされる。

【0074】 n 行目の単位セルのノイズ信号を読み出すために、 n 行目の画素のリセットスイッチQ2(n)をオン・オフする。

【0075】次に、制御パルス $\phi S2$ により n 行目の選択スイッチ線7がハイレベルとなり選択スイッチQ4(n)が開く。そうするとソースフォロワが動作し、信号出力線8は、リセット電圧から約閾値電圧分低い電圧になる。スイッチ22をオン・オフして、この出力電圧をノイズ用の保持容量23に書き込む。

【0076】そして、制御パルス $\phi TX2$ により n 行目の単位セルの転送スイッチQ1(n)をオン・オフし、ソースフォロワの入力端子にホトダイオード内の電荷を転送する。

【0077】スイッチ24をオンしてノイズ信号も含む光信号出力を光信号用の保持容量25に書き込む。

【0078】周辺回路100における構成や動作は、実施形態2と同じであり、前述したとおりである。

【0079】期間A2では、 n 行目の画素のソースフォロワの入力端子をリセットするために、リセットスイッチQ2(n)をオンし、ソースフォロワの入力端子はリセットスイッチQ2(n)を介しリセット電圧にリセットされる。この時、 $n-1$ 行目の画素の転送スイッチQ1($n-1$)も同時にオンする。 $n-1$ 行目は既に読み出された行であり、1行の読み出し時間分の光により発生した電荷を捨てることになる。本実施形態を、例えば、デジタルカメラ用の対角12.7mm(1/2インチ)、画素数160万画素のエリアイメージセンサに採用すると、その行数は約1000行であり、動画出力をした場合は、感度が0.1%劣化するにとどまる。

【0080】また、デジタルカメラでの静止画撮影の場合には、一旦読み出してしまえばその後の動作には何ら影響はない。

【0081】但し、蓄積期間中は、転送スイッチと兼用

しているため、リセットスイッチはオフ状態にしておく必要があり、実際には、読み出す直前の期間A3にリセットスイッチをオンしなければならない。

【0082】従来配線に関する製造歩留まりは、約50%であるのに対して、本実施形態によれば約71%に上昇することが見込まれる。

(実施形態4) 図12は本実施形態の固体撮像装置における2つの単位セルの回路図、図13はその駆動タイミング図、図14は単位セルを行列状に配した固体撮像装置の2行2列分の回路図である。図12と図14では時系列的に選択される単位セルの配列順が上下逆になっているが、動作に差異はない。

【0083】本実施形態は、 n 行目の選択スイッチ線と $n-1$ 行目の転送スイッチ線を共通にしたものである。図12において、67は n 行目の単位セルと $n-1$ 行目の単位セルとの間で共通化された配線(共通線)を示す。Q1(n)、Q2(n)、Q3(n)、Q4(n)は、それぞれ n 行目の転送スイッチ、リセットスイッチ、増幅トランジスタ、選択スイッチを示し、Q1($n-1$)、Q2($n-1$)、Q3($n-1$)、Q4($n-1$)は、それぞれ($n-1$)行目の転送スイッチ、リセットスイッチ、増幅トランジスタ、選択スイッチを示している。5はリセット制御線を示している。

【0084】動作は次のとおりである。

【0085】制御パルス $\phi R1$ により、 $n-1$ 行目の単位セルがリセットされた後、 $n-1$ 行目の選択スイッチ線67に制御パルス $\phi S1$ を供給し、選択スイッチQ4($n-1$)をオンする。制御パルス $\phi 22$ を信号出力線のスイッチ22に供給して、 $n-1$ 行目のノイズ信号を容量23に蓄積する。制御パルス $\phi S2$ を n 行目の制御共通線67に入力して、転送スイッチQ1($n-1$)をオンし、光信号を転送する。制御パルス $\phi 24$ をスイッチ24に供給して、 $n-1$ 行目の光信号とノイズ信号を含む信号を容量25に読み出す。こうして、 $n-1$ 行目の単位セルから読み出しを行う。

【0086】 $n-1$ 行目の転送時には、 n 行目の単位セルの選択スイッチにも制御パルス $\phi S2$ が供給されるので、これにより、スイッチQ4(n)はオンするが、この状態での出力を保持するわけではないので、動作上問題はない。

【0087】 n 行目の単位セルのノイズ信号を読み出すために、制御パルス $\phi R2$ により n 行目の画素のリセットスイッチQ2(n)をオンしてからオフにした。

【0088】次に、制御パルス $\phi S2$ を再びハイにして、 n 行目の制御線67がハイレベルとなり選択スイッチQ4(n)がオンする。そうするとソースフォロワが動作し、信号出力線8は、リセット電圧から約閾値電圧分低い電圧になる。再びスイッチ22を開閉して、 n 行目の単位セルの出力電圧をノイズ用の保持容量23に書き込む。

【0089】そして、制御パルス $\phi S3$ により n 行目の単位セルの転送スイッチQ1(n)をオン・オフし、ソース

フォロワの入力端子にホトダイオード内の電荷を転送する。

【0090】スイッチ24をオンして、 n 行目の光信号を含んだ出力(ノイズ信号も含む)を光信号用の保持容量25に書き込む。

【0091】 n 行目の選択スイッチQ4(n)をオンすると、 $n-1$ 行目の転送スイッチQ1($n-1$)も同時にオンする。 $n-1$ 行目は既に読み出された行であり、1行の読み出し時間分の光により発生した電荷を捨てることになるが、前述したとおり問題はない。

【0092】周辺回路100における構成や動作は、実施形態2と同じであり、前述したとおりである。

【0093】従来配線に関する製造歩留まりは約50%であるのに対して、本実施形態によれば約71%に上昇するものと見込まれる。

(実施形態5) 図15は本実施形態の固体撮像装置における2つの単位セルの回路図、図16はある一行の単位セルの駆動タイミング図、図17は単位セルを行列状に配した固体撮像装置の2行2列分の回路図である。

【0094】本実施形態は、同一行の画素間で垂直信号出力線と転送スイッチ線を共有にしたものである。符号68で示す共通線が、転送スイッチ線及び信号出力線として機能するものであり、全面素一括転送になる。従って、本実施形態は、蓄積期間を機械的シャッターにより規定し、全面素を一括で電荷を転送するシステムに好適に用いられる。

【0095】読み出し方式は、図31に示したような、光信号出力を読み出した後、入力端子をリセットしリセット信号を読み出し、両者を減算する方式である。

【0096】結果として、リセット時の熱的ノイズの除去はできないものの、数十から数百mVと大きな増幅トランジスタQ3の閾値バラツキに起因するオフセットノイズは除去することができる。

【0097】図16の期間A4では、ソースフォロワの入力端子をリセットするために、制御パルス ϕR を供給してリセットスイッチQ2のスイッチをオンする。この時ソースフォロワの入力端子はリセットスイッチQ2を介しリセット電圧にリセットされる。

【0098】リセットスイッチQ2をオフした後、期間C4において、ホトダイオードからソースフォロワの入力端子に全単位セル一括で転送するため、トランジスタQ5をオンし、転送スイッチQ1をオンするために信号出力線104の電位をハイレベルにする。

【0099】以降、各行毎に光信号を読み出す。

【0100】制御パルス ϕS により、所定の行を選択した後、期間B4で、光信号を含んだ出力を光信号用の保持容量25に書き込む。

【0101】次にリセットノイズなどのノイズ信号を読み出すために、期間B4の後の期間A4で、選択行のみリセットスイッチQ2をオン、オフし、リセット動作を行

う。次に、期間D4で、このリセット動作後の出力電圧をノイズ用の保持容量23に書き込む。

【0102】その後、水平走査回路26により、各保持容量に書き込まれた信号を水平出力線に読み出し、差動アンプを用い、両者の差分を出力する。こうすれば、リセット時の熱的ノイズの除去はできないものの、数十から数百mVと大きなトランジスタQ3の閾値バラツキに起因するオフセットノイズが除去された良好な信号が得られる。

【0103】また、従来配線に関する製造歩留まりは約50%であるのに対して、本実施形態によれば約70%に上昇することが見込まれる。

(実施形態6) 図18は本実施形態の2つの単位セルの回路図、図19はある2行の単位セルの駆動タイミング図、図20は単位セルを行列状に配した固体撮像装置の2行2列分の回路図である。

【0104】本実施形態は、n行目の選択スイッチ線とn-1行目の転送スイッチ線を共通にし、かつ信号出力線とリセットスイッチ線を共通にした構成である。第1の共通線58が、信号出力線とリセットスイッチ線の両方の働きをし、第2の共通線67が、n行目の選択制御とn-1行目の転送制御をつかさどる。

【0105】動作としては、実施形態4と同等であり、実施形態1および実施形態4で説明した通り各動作は両立する。

【0106】図19の期間A1では、制御パルスφVRによりスイッチQ5をオンし、信号出力線58にハイレベルの電圧を印加する。この時、全てのソースフォロワの入力端子はリセットスイッチQ2を介しリセット電圧にリセットされる。

【0107】次に、制御パルスφVRによりスイッチQ5をオフにする。さらに、制御パルスφS1によりn-1行目の選択スイッチ線67にハイレベルの電圧を印加し、選択スイッチQ4(n-1)をオンする。この結果、信号出力線58は、ソースフォロワの定電流負荷21により、低い電圧に引き下げられる。このとき、ソースフォロワが動作し、信号出力線58に現れる電圧は、リセット電圧から閾値電圧分程低下した電圧になる。制御パルスφ22によりスイッチS2を開閉して、この出力電圧を図29に示したようなノイズ信号用の保持容量23に書き込む

(期間B1)。この時、リセットスイッチQ2のゲート電圧は、リセットスイッチQ2のソース電圧より閾値電圧分低くなり、リセットスイッチQ2はオフ状態になる。

【0108】期間C1では、制御パルスφS2により転送スイッチQ1(n-1)を開閉し、ソースフォロワの入力端子にホトダイオード3内の電荷を転送する。このとき信号出力線58の電圧は、電荷量に応じて下がる。この時点でも、リセットスイッチQ2はオフ状態にある。

【0109】期間D1で、制御パルスφ24によりスイ

チ24を開閉して、光信号を含んだ出力を光信号用の保持容量25に書き込む。

【0110】再び、ソースフォロワの入力端子をリセットするために、制御パルスφVRによりスイッチQ5をオンして、出力信号線58の電圧をリセットスイッチQ2がオンする電圧にまで高める。

【0111】その後、水平走査回路により、各保持容量に書き込まれた信号を水平出力線に読み出し、差動アンプを用い、両者の差分をとる。こうすれば、従来と同等の低ノイズの信号を得ることができる。

【0112】また、従来配線に関する製造歩留まりが約50%であるのに対して、本実施形態によれば約82%に上昇することが見込まれる。

【0113】本実施形態のように、前述した実施形態を組み合わせることにより、さらなる配線数を低減を実現し、配線歩留まりを向上させること、また配線の占める面積が低減することから開口率の向上を図ることができる。

(実施形態7) 図21に示す本実施形態は、実施形態1において、2つの光電変換部と転送スイッチに対し、一つの信号増幅用のソースフォロワとリセットスイッチからなる出力部2を配置したものである。図22はその駆動タイミング図である。図23は、図21に示した単位セルを2行2列に配した固体撮像装置の回路図である。この実施形態では、単位セル一つに光電変換部が二つあるので、単位セル一つが2画素に相当する。よって、図22では画素数ベースにすると4行4列である。

【0114】この固体撮像装置の動作は概略以下のとおりである。

【0115】制御パルスφVRにより、信号線58と増幅トランジスタの入力部をリセットした後、制御パルスφS1により選択スイッチQ4をオンする。

【0116】制御パルスφ22によりノイズ信号を読み出した後、制御パルスφTX1により転送MOSスイッチQ1aをオンして、ホトダイオード3Aの電荷を転送MOSスイッチQ1aを介して転送し、制御パルスφ24により光信号を読み出す。

【0117】同様に、リセットとノイズの読み出しを行った後、制御パルスφTX2をオンして転送MOSスイッチQ1bをオンして、ホトダイオード3Bの電荷を転送MOSスイッチQ1bを介して転送し、制御パルスφ24により光信号を読み出す。

【0118】本実施の形態によれば、リセットスイッチおよび選択スイッチと選択スイッチ線が半分になるため、さらなる歩留まり改善が見込まれる。

(実施形態8) 図24に示す本実施形態は、実施形態7において、4つの光電変換部と転送スイッチに対し、ひとつの信号増幅用のソースフォロワとリセットスイッチからなる出力部を配置したものである。つまり一単位セルが4画素に相当する。

【0119】この固体撮像装置の動作は概略以下のとおりである。

【0120】実施形態7と同様に、転送スイッチQ1a、Q2、Q3、Q4を用い n 行目の光電変換部の信号を読み出した後、転送スイッチQ1b、Q2、Q3、Q4を用い $(n+1)$ 行目の光電変換部の信号を読み出す。このような動作を合計4回繰り返す。

【0121】本実施形態によれば、実施形態1に比べ、リセットスイッチおよび選択スイッチと選択スイッチ線が $1/4$ になるため、より一層製造歩留まり改善が見込まれる。

(実施形態9) 図25に示す本実施形態は、実施形態7におけるリセット用の電極を、隣接行の選択スイッチ線に接続した構成である。その駆動タイミングを図26に示す。図26の駆動タイミングは、下行から上行に選択を行うためのものである。

【0122】この固体撮像装置の動作は概略以下のとおりである。

【0123】制御パルス $\phi S1$ により、先の行の単位セルがリセットされる。制御パルス $\phi S2$ により出力部2の選択スイッチをONし、制御パルス $\phi 22$ によりノイズ信号を読み出す。

【0124】続いて、制御パルス $\phi TX1$ によりホトダイオード1Bの電荷を転送し、制御パルス $\phi 24$ により光信号を読み出す。

【0125】再び、制御パルス $\phi S1$ により、先の行の単位セルがリセットされ、制御パルス $\phi S2$ により出力部2の選択スイッチをONし、制御パルス $\phi 22$ によりノイズ信号を読み出す。そして、制御パルス $\phi TX2$ によりホトダイオード1Aの電荷を転送し、制御パルス $\phi 24$ により光信号を読み出す。

【0126】次の行では、制御パルス $\phi S2$ によりリセットを行い、前述したような動作を続ける。

【0127】本発明に用いられる増幅手段、転送手段、リセット手段としては、 n チャンネル又は p チャンネルのMOSトランジスタが挙げられる。

【0128】本発明の光電変換部としては、ホトダイオード以外に、MOS構造のホトゲートを用いることもできるが、より好ましくは、埋め込みホトダイオードを採用すると良い。

【0129】本発明に用いられる転送手段としては、MOS構造の転送ゲートや、MOSトランジスタが挙げられる。

【0130】そして各トランジスタの導電型を逆にすることもでき、このときには制御パルスのハイレベル又はローレベルなどは、その動作に応じて、上述した実施形態と逆になることはいふまでもない。

【0131】好ましい実施態様としては、 p 型ウエルの中に、ホトダイオードのカソードと、各トランジスタの n 型ソース・ドレインを作り込んだ構造を、単位セルと

して用いるとよい。

【0132】図33は、このような単位セルの一例を示す模式的断面図であり、ホトダイオードと転送手段とリセット手段が図示されている。

【0133】81は P 型ウエル、82は素子分離領域としての酸化膜、83はホトダイオードのカソード、84、85はリセット手段としての N チャンネルMOSトランジスタのドレイン・ソース、84は増幅手段の入力端子に、85はリセット用電源線に接続される。

【0134】不図示ではあるが、増幅手段や選択手段としての N チャンネルMOSトランジスタも、同様に P 型ウエル81内に作り込まれる。このように、単位セル1を構成する各素子は電子を伝送キャリアとする同一導電型の素子からなる。88は P 型層である。図33中の導電型を逆にして、ホールを伝送キャリアとする素子で構成することも可能である。

【0135】又、選択制御線、転送制御線、リセット制御線、信号出力線などは、半導体基体の絶縁層上に形成された導電性材料で形成され、好ましくは、 Al 、 $AlSi$ 、 $AlCu$ 、 $AlSiCu$ 、 Cu 等の金属で形成される。

【0136】図27に本発明による固体撮像システムの概略図を示す。

【0137】同図に示すように、光学系71を通して入射した画像光は上述した各実施形態の構成を有する固体撮像装置からなるイメージセンサ72上に結像する。必要に応じて光学系71に機械式シャッターを付設することも好ましいものである。イメージセンサ72によって光情報は電気信号へと変換される。その電気信号は信号処理回路73によってホワイトバランス補正、ガンマ補正、輝度信号形成、色信号形成、輪郭補正処理等予め決められた方法によって信号変換処理され、出力される。信号処理された信号は、記録系、通信系74により情報記録装置により記録、あるいは情報転送される。記録、あるいは転送された信号は再生系77により再生がなされる。イメージセンサ72、信号処理回路73は、タイミング制御回路75により制御され、光学系71、タイミング制御回路75、記録系・通信系74、再生系77はシステムコントロール回路76により制御される。タイミング制御回路75により独立読み出し、加算・間引き読み出しを選択することができる。

【0138】

【発明の効果】以上説明したように、本発明によれば、画素から光信号を読み出すための、リセット制御線、選択制御線、転送制御線、信号出力線のうち少なくとも2つの制御線を共通にすることにより、

(1) 配線数を低減し、配線に関する歩留まりが向上する。

(2) 配線の占める領域が低減し、開口率が向上する。などの効果を得ることができる。

【図面の簡単な説明】

【図 1】本発明の実施形態による固体撮像装置の基本構成を示す回路図である。

【図 2】図 1 の固体撮像装置の基本動作を示す駆動タイミング図である。

【図 3】本発明の実施形態による固体撮像装置の回路図である。

【図 4】本発明に用いられる周辺回路の回路図である。

【図 5】図 3 の固体撮像装置の動作を示す駆動タイミング図である。

【図 6】本発明の別の実施形態による固体撮像装置の基本構成を示す回路図である。

【図 7】図 6 の固体撮像装置の基本動作を示す駆動タイミング図である。

【図 8】本発明の別の実施形態による固体撮像装置の回路図である。

【図 9】本発明の更に別の実施形態による固体撮像装置の基本構成を示す回路図である。

【図 10】図 9 の固体撮像装置の基本動作を示す駆動タイミング図である。

【図 11】本発明の更に別の実施形態による固体撮像装置の回路図である。

【図 12】本発明の他の実施形態による固体撮像装置の基本構成を示す回路図である。

【図 13】図 12 の固体撮像装置の基本動作を示す駆動タイミング図である。

【図 14】本発明の他の実施形態による固体撮像装置の回路図である。

【図 15】本発明の更に他の実施形態による固体撮像装置の基本構成を示す回路図である。

【図 16】図 15 の固体撮像装置の基本動作を示す駆動タイミング図である。

【図 17】本発明の更に他の実施形態による固体撮像装置の回路図である。

【図 18】本発明の実施形態による他の固体撮像装置の基本構成を示す回路図である。

【図 19】図 18 の固体撮像装置の基本動作を示す駆動タイミング図である。

【図 20】本発明の実施形態による他の固体撮像装置の回路図である。

【図 21】本発明の実施形態による更に他の固体撮像装

置の基本構成を示す回路図である。

【図 22】図 21 の固体撮像装置の基本動作を示す駆動タイミング図である。

【図 23】本発明の実施形態による更に他の固体撮像装置の回路図である。

【図 24】本発明の実施形態による更に別の固体撮像装置の基本構成を示す回路図である。

【図 25】本発明の実施形態による固体撮像装置の他の基本構成を示す回路図である。

10 【図 26】図 25 の固体撮像装置の基本動作を示す駆動タイミング図である。

【図 27】本発明による固体撮像システムの構成を示すブロック図である。

【図 28】固体撮像装置の回路図である。

【図 29】固体撮像装置の周辺回路の回路構成図である。

【図 30】固体撮像装置の駆動タイミングの一例を示す図である。

20 【図 31】固体撮像装置の駆動タイミングの別の例を示す図である。

【図 32】各制御線に要求される状態を示す図である。

【図 33】単位セルの模式的断面図である。

【符号の説明】

1 単位セル

3 ホトダイオード

5 リセット制御線 (リセットスイッチ線)

6 転送制御線 (転送スイッチ線)

7 選択制御線 (選択スイッチ線)

8 信号出力線

30 14 基準電圧を与えるための電極

15 増幅手段の入力端子をリセットするための電極

16 電荷を転送するための電極

17 単位セルを選択するための電極

18 信号を出力するための電極

21 負荷としての定電流源

56, 57, 58 共通線

67, 68 共通線

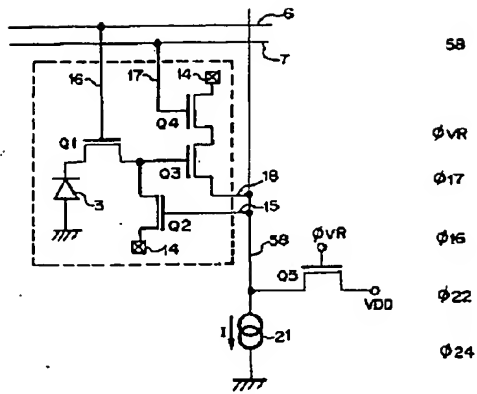
Q1 転送スイッチ

Q2 リセットスイッチ

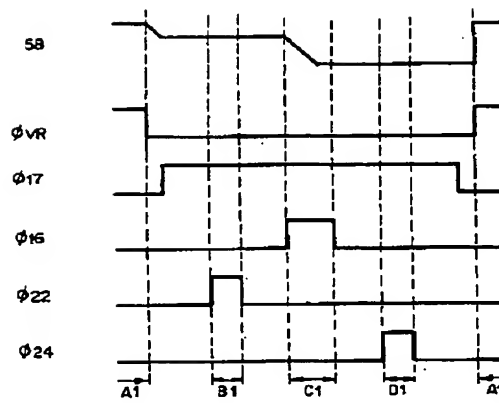
40 Q3 増幅手段

Q4 スイッチ

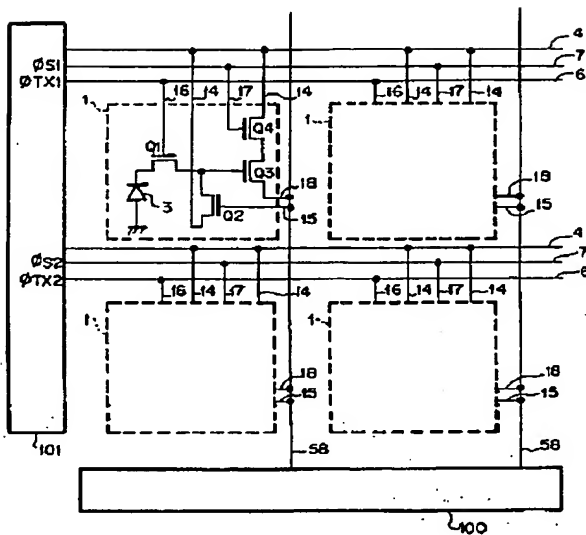
【図1】



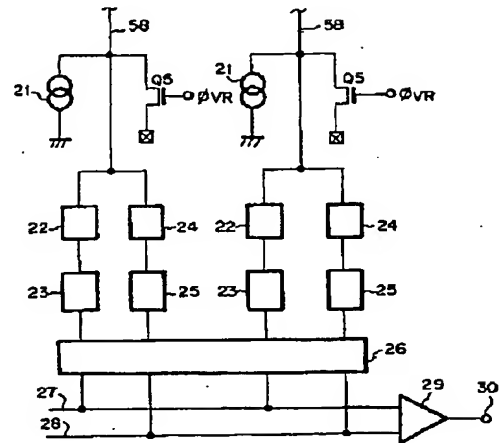
【図2】



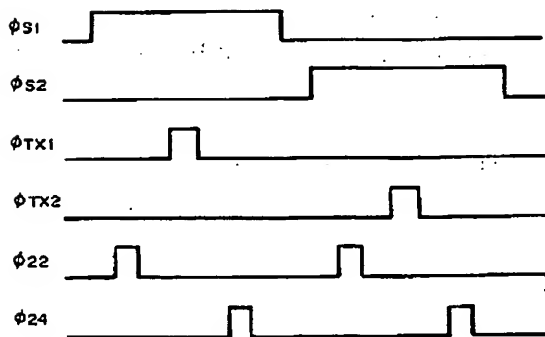
【図3】



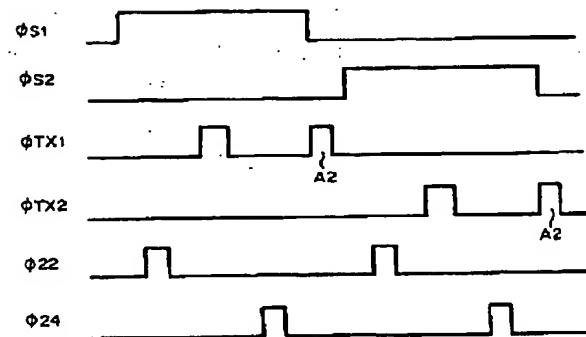
【図4】



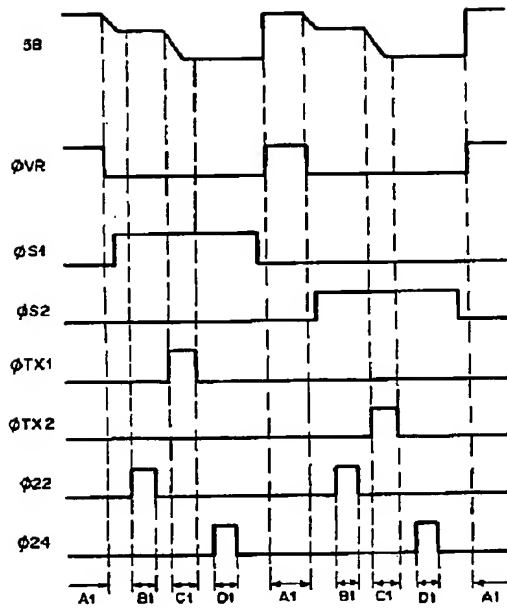
【図7】



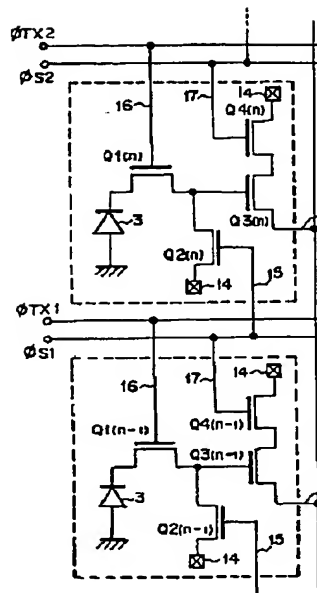
【図10】



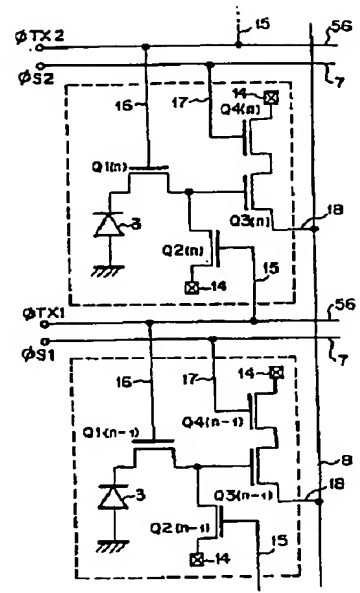
【図5】



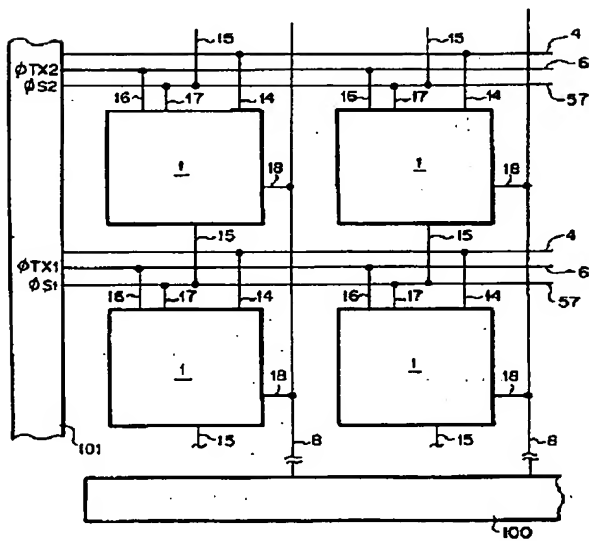
【図6】



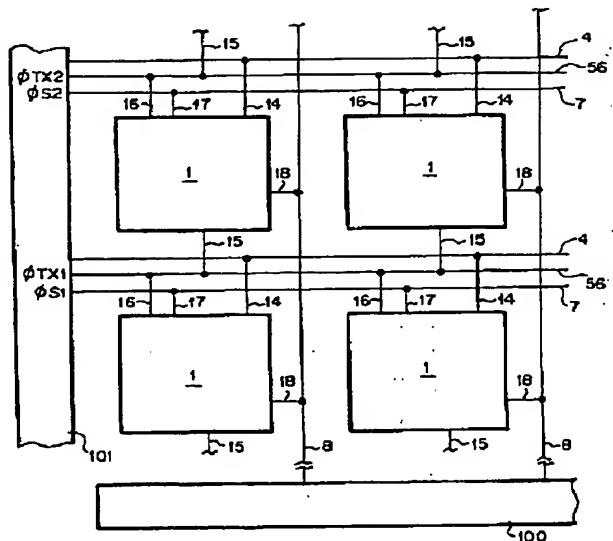
【図9】



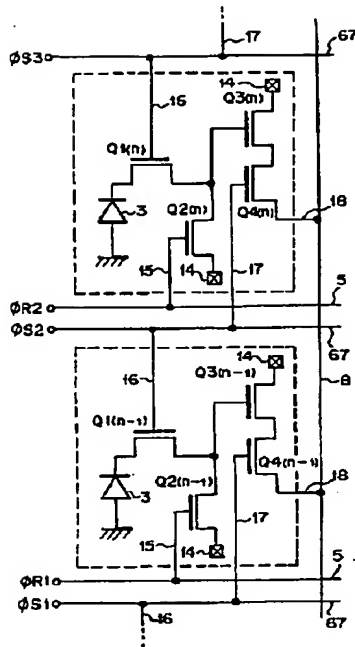
【図8】



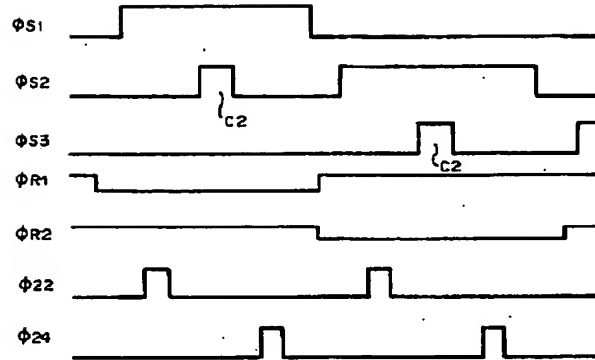
【図11】



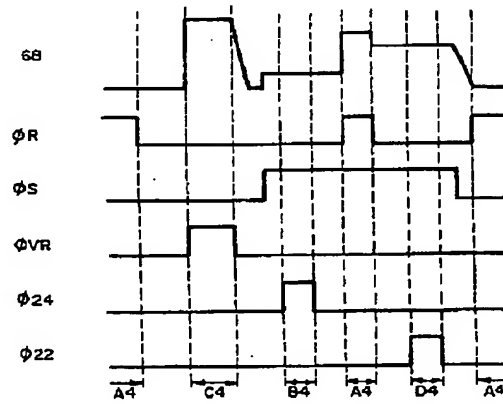
【図12】



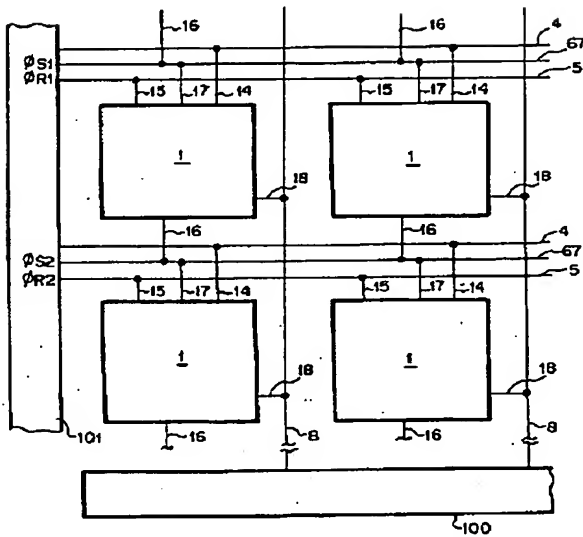
【図13】



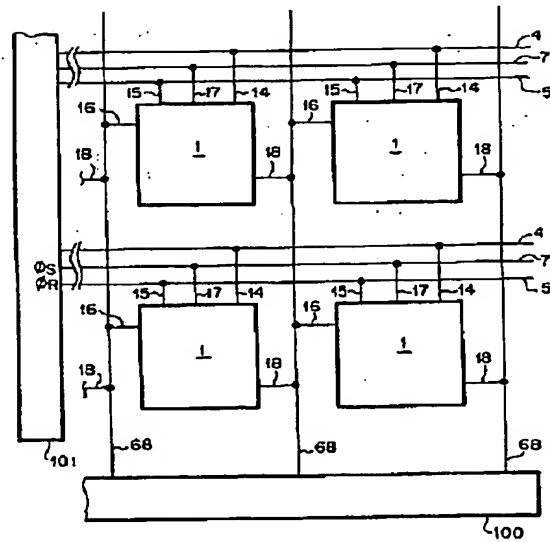
【図16】



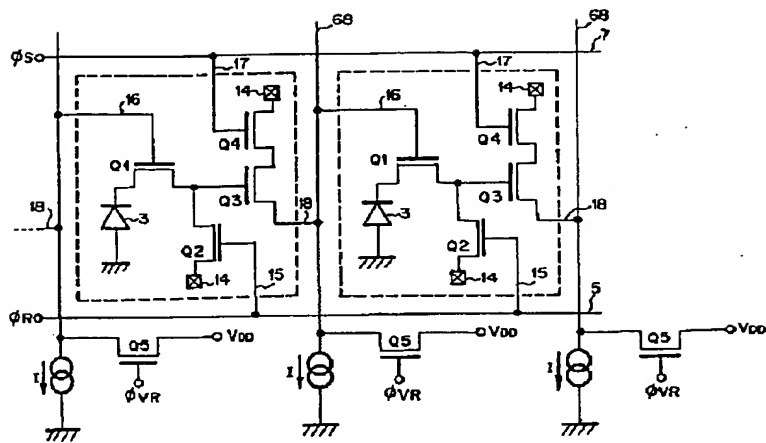
【図14】



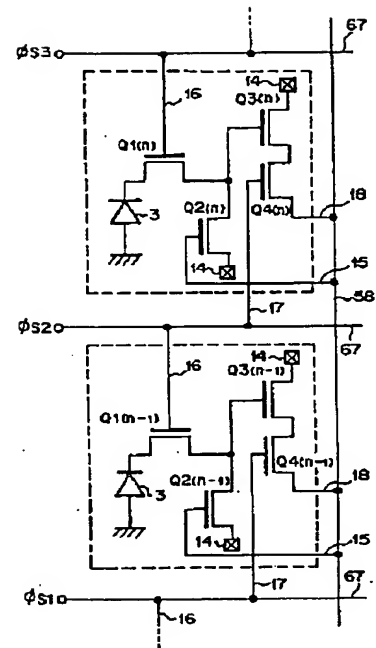
【図17】



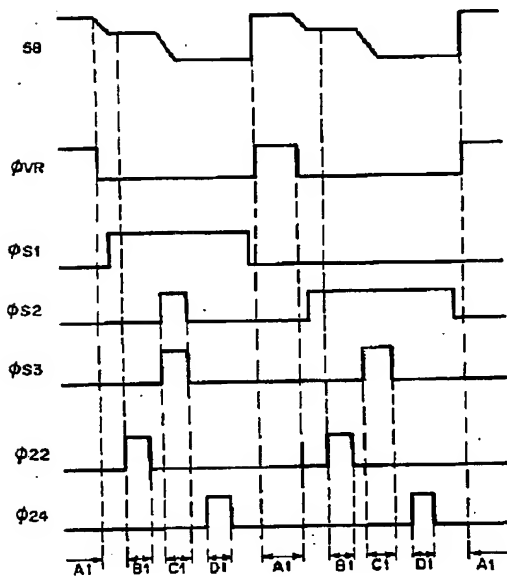
【図15】



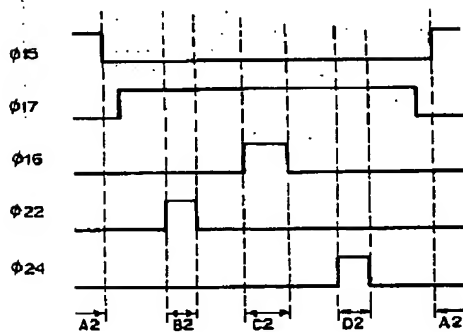
【図18】



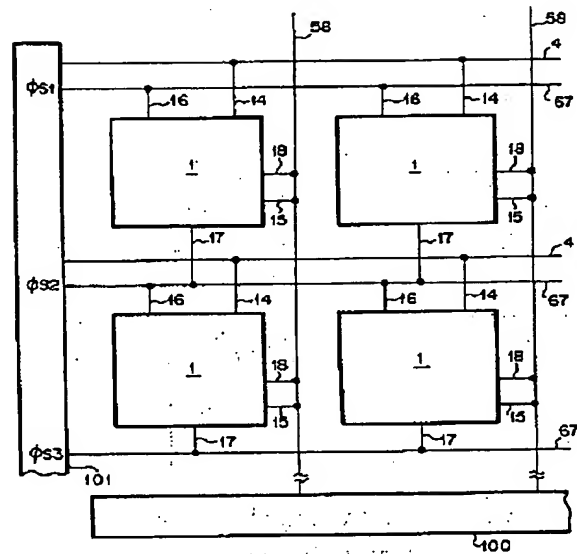
【図19】



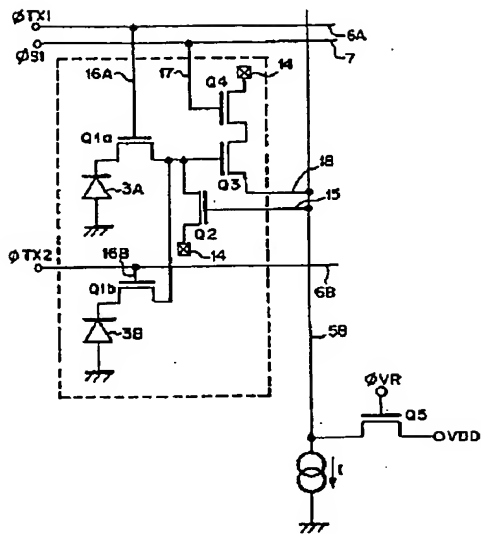
【図30】



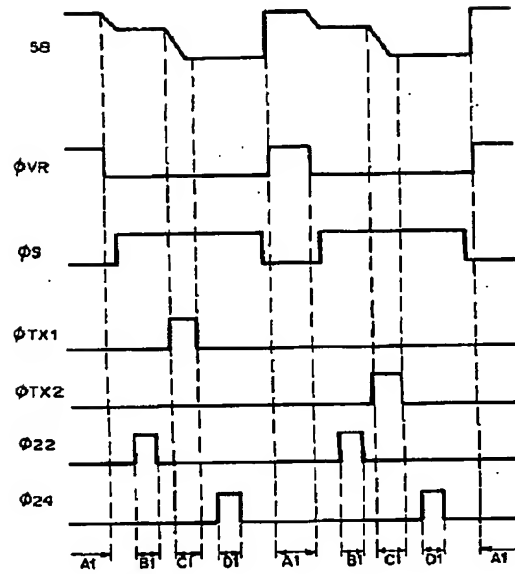
【図20】



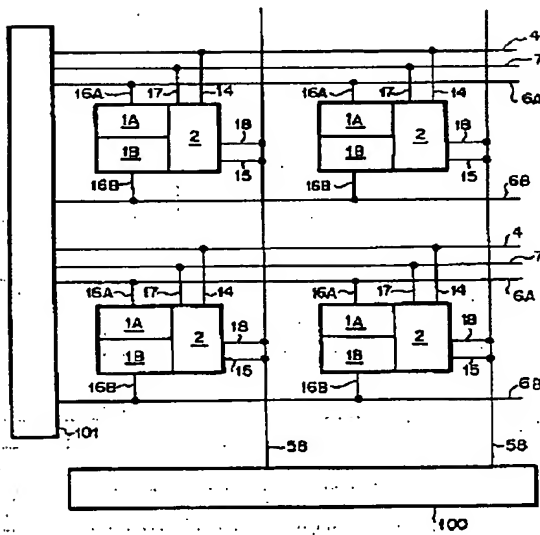
【図 21】



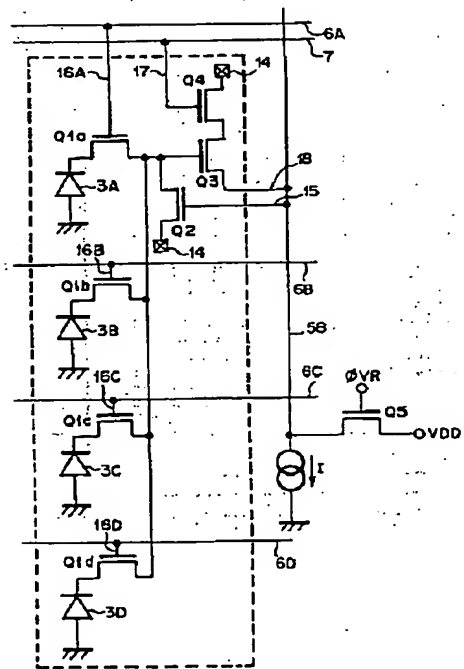
【図 22】



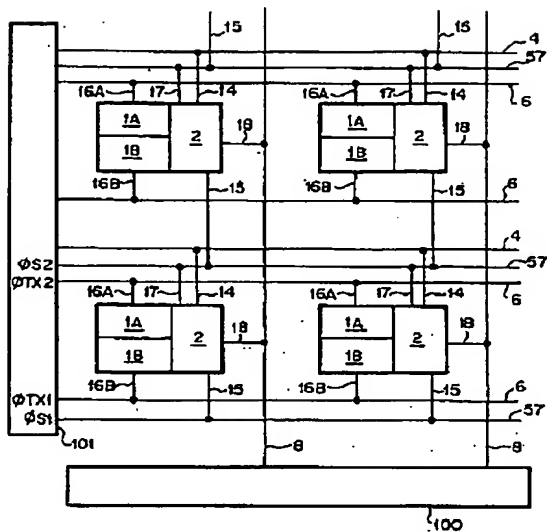
【図 23】



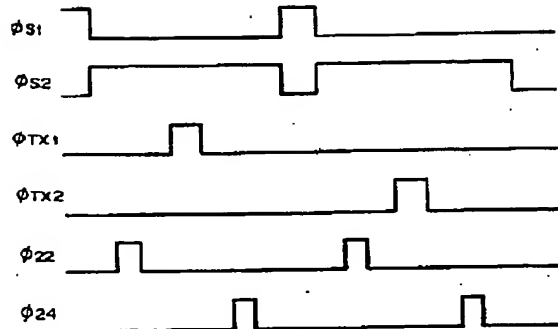
【図 24】



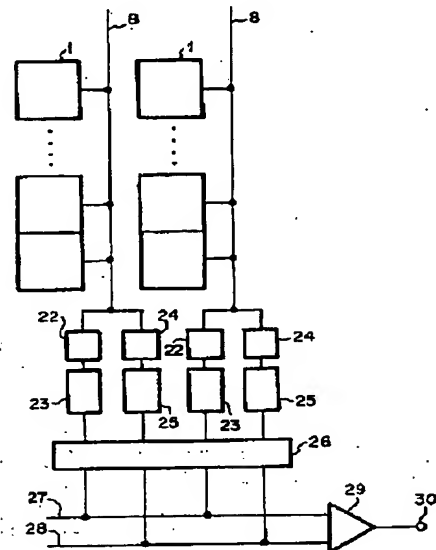
【図25】



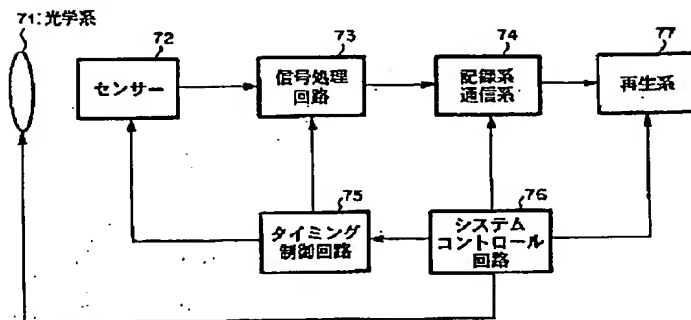
【図26】



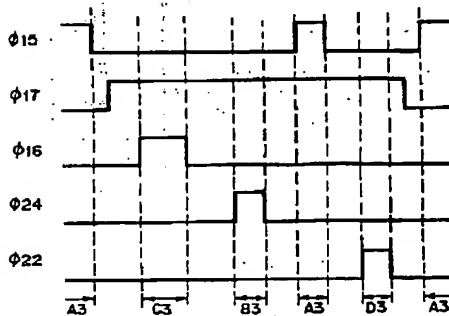
【図29】



【図27】



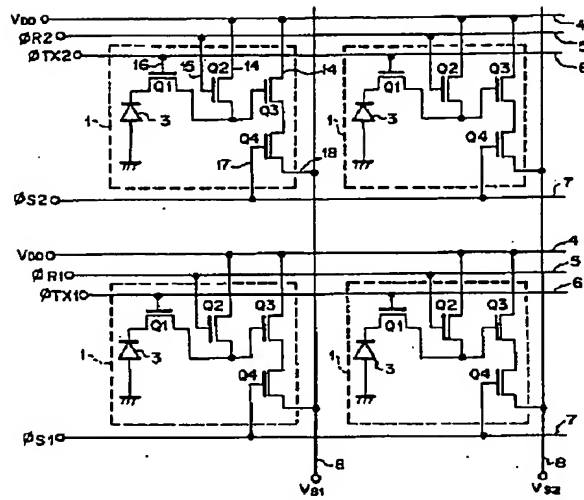
【図31】



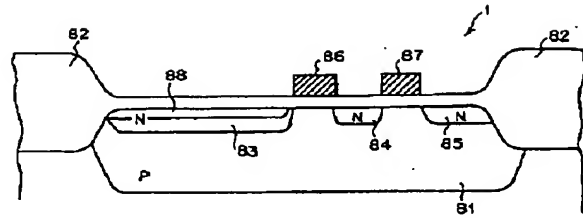
【図32】

	期間A	期間B	期間C	期間D
n行 選択スイッチ線	—	ON	—	ON
n行 リセットスイッチ線	ON	OFF *	OFF *	OFF *
n行 転送スイッチ線	OFF	OFF	ON	OFF
出力線	—	float	—	float
n-1行 選択スイッチ線	—	OFF	—	OFF
n-1行 リセットスイッチ線	—	—	—	—
n-1行 転送スイッチ線	—	—	—	—
n+1行 選択スイッチ線	—	OFF	—	OFF
n+1行 リセットスイッチ線	—	—	—	—
n+1行 転送スイッチ線	OFF	OFF	OFF	OFF

【図28】



【図33】



フロントページの続き

(51)Int. Cl.⁷

識別記号

FI

テーマコード(参考)